

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-200069

(43)Date of publication of application : 18.07.2000

(51)Int.Cl.

G09G 3/36  
G02F 1/133  
G09F 9/35  
G09G 3/20

(21)Application number : 10-377106

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 30.12.1998

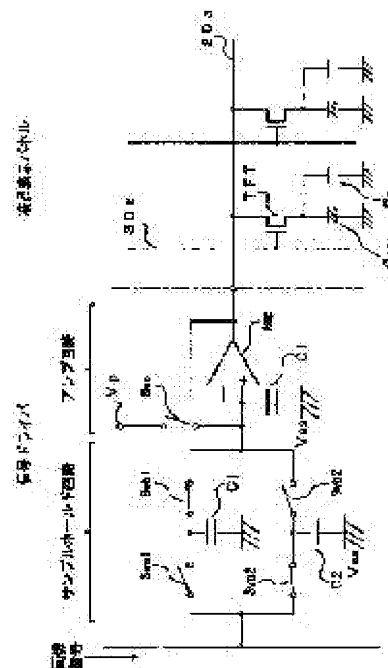
(72)Inventor : KASHIYAMA SHUNJI

## (54) LIQUID CRYSTAL DRIVING DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve display quality by reducing a size of a chip mounted with a liquid crystal driving device and power consumption, and also impressing a proper output voltage to a signal line at the same time.

**SOLUTION:** In this liquid crystal driving device, an output circuit of a signal driver is composed of two systems of sample-hold circuits for alternately storing and outputting picture signals at a prescribed cycle, a single amplifier circuit for amplifying the signal voltages alternately outputted from the sample-hold circuits and outputting them to a signal line, and a pre-charge circuit for initializing an input potential of the amplifier circuit synchronized with change-over timing of the signal voltage outputted from the sample-hold circuits.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-200069

(P2000-200069A)

(43)公開日 平成12年7月18日(2000.7.18)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード*(参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 5 C 0 0 6
G 0 9 F 9/35	3 0 5	G 0 9 F 9/35	3 0 5 5 C 0 8 0
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 L 5 C 0 9 4
			6 2 3 B

審査請求 未請求 請求項の数3 F D (全 10 頁)

(21)出願番号 特願平10-377106

(22)出願日 平成10年12月30日(1998.12.30)

(71)出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72)発明者 桧山 俊二

東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

(74)代理人 100096699

弁理士 鹿嶋 英實

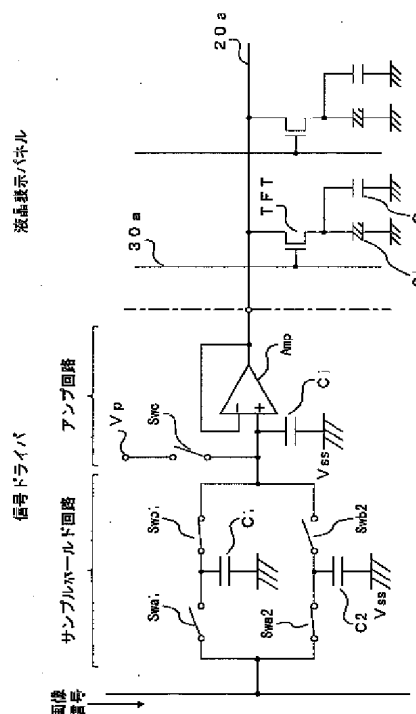
最終頁に続く

(54)【発明の名称】 液晶駆動装置

(57)【要約】

【課題】 液晶駆動装置を搭載したチップサイズの縮小や消費電力の低減を図りつつ、適切な出力電圧を信号ラインに印加して、表示画質の向上を図ることができる液晶駆動装置を提供する。

【解決手段】 液晶駆動装置に適用される信号ドライバの出力回路に、所定の周期で交互に画像信号を蓄積、出力する2系統のサンプルホールド回路と、サンプルホールド回路から交互に出力される信号電圧を増幅して信号ラインに出力する単一のアンプ回路と、サンプルホールド回路から出力される信号電圧の切り替わりタイミングに同期して、アンプ回路の入力電位を初期化するプリチャージ回路と、を有して構成される。



## 【特許請求の範囲】

【請求項1】 液晶表示パネルを構成する液晶画素に接続された信号ラインに、画像信号に基づいて駆動信号を生成、出力する信号ドライバを有する液晶駆動装置において、

前記信号ドライバの出力回路は、第1及び第2の経路に設けられた電荷蓄積部に、所定の周期で交互に前記画像信号を蓄積、出力する2系統のサンプルホールド回路と、前記サンプルホールド回路の前記第1及び第2の経路から交互に出力される信号電圧を所定の増幅率で増幅し、前記信号ラインに出力するアンプ回路と、前記サンプルホールド回路の第1及び第2の経路から出力される信号電圧の切り替わりタイミングに同期して、前記アンプ回路の入力電位を初期化するプリチャージ回路と、を備えたことを特徴とする液晶駆動装置。

【請求項2】 前記プリチャージ回路は、前記第1及び第2の経路から出力される信号電圧の前記アンプ回路への入力に先立って、前記アンプ回路の入力電位を前記出力回路の電源電位の1/2に初期化することを特徴とする請求項1記載の液晶駆動装置。

【請求項3】 前記プリチャージ回路は、前記第1及び第2の経路から出力される信号電圧の前記アンプ回路への入力に先立って、前記アンプ回路の入力電位を接地電位に初期化し、前記アンプ回路は、前記信号ラインへの出力電圧が、前記第1及び第2の経路から出力される信号電圧と等しくなるように、前記増幅率が設定されていることを特徴とする請求項1記載の液晶駆動装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、液晶駆動装置に関し、特に、液晶表示パネルを構成する液晶画素に接続された信号ラインに、画像信号に基づいて駆動信号を生成、出力する信号ドライバを有する液晶駆動装置に関する。

## 【0002】

【従来の技術】最初に、従来の液晶表示装置の構成について、簡単に説明する。図7は、従来採用されてきた液晶表示装置の概略構成図である。図7において、10は液晶表示パネル、20は信号ドライバ（ソースドライバともいう。）、30は走査ドライバ（ゲートドライバともいう。）である。液晶表示パネル10は、マトリクス状に配置された画素電極と、画素電極にドレインが接続された、例えば薄膜トランジスタ（Thin Film Transistor; 以下、TFTと略記する。）と、マトリクスの列方向に延伸し、複数のTFTのソースに接続された信号ライン20aと、マトリクスの行方向に延伸し、複数のTFTのゲートに接続された走査ライン30aと、画素電極に対向して配置され、コモン電圧 $V_{sc}$ が共通配線40を介して印加される共通電極（対向電極ともいう。）

と、画素電極と共通電極の間に液晶が充填された画素容量 $C_s$ と、画素電極のドレインに画素容量 $C_s$ と並列に付加される寄生容量 $C_{lc}$ により構成される。ここで、TFTと画素容量 $C_s$ 、寄生容量 $C_{lc}$ とにより液晶画素を構成する。

【0003】信号ドライバ20は、LCDコントローラから供給される水平制御信号に基づいて、画像情報を構成するR、G、Bの各表示信号（以下、画像信号という。）を1行単位で記憶し、対応する表示信号電圧を信号ライン20aを介して各液晶画素に印加する。走査ドライバ30は、LCDコントローラから供給される垂直制御信号に基づいて、各走査ライン30aに走査信号を順次印加して選択状態とし、上記信号ライン20aと交差する位置の液晶画素に、上記信号ライン20aに供給された表示信号電圧の電圧を印加する。なお、図示を省略したLCDコントローラは、水平クロック信号、垂直クロック信号及び同期信号に基づいて、水平制御信号及び垂直制御信号を生成して、信号ドライバ20及び走査ドライバ30に供給することにより、所定のタイミングで液晶画素に信号電圧を印加して、液晶表示パネル10に所望の画像情報を表示させる制御を行う。このような構成において、走査信号がオンとなり、選択状態にある走査ライン30aに接続された液晶画素に、信号ライン20aの信号電圧が印加され、画素容量 $C_s$ に信号電圧とコモン電圧の電位の差が充電され、所定の画像信号に対応した表示が実現される。

【0004】次に、信号ドライバの概略構成について、図8を参照して説明する。図8は、2ラッチ方式のサンプルホールド回路を有する信号ドライバの出力回路部を示す回路構成図である。なお、出力回路部は、各信号ライン毎に設けられるものであるが、それぞれ同一の構成を有しているため、一出力回路についてのみ説明する。図8において、信号ドライバの出力回路部は、2系統のサンプルホールド回路及びアンプ回路により構成されている。すなわち、第1の経路は、アナログスイッチ（以下、単にスイッチという。） $Sw a 1$ とボルテージフォロウアンプ（以下、単にアンプという。） $Amp 1$ とスイッチ $Sw b 1$ を直列に接続して構成され、スイッチ $Sw a 1$ とアンプ $Amp 1$ の接続点には、他端側が低電位電源（接地電位） $V_{ss}$ に接続されたサンプルホールドコンデンサ（以下、S/Hコンデンサと略記する。） $C 1$ が接続されている。

【0005】一方、第2の経路は、スイッチ $Sw a 2$ とアンプ $Amp 2$ とスイッチ $Sw b 2$ を直列に接続して構成され、スイッチ $Sw a 2$ とアンプ $Amp 2$ の接続点には、他端側が低電位電源 $V_{ss}$ に接続されたS/Hコンデンサ $C 2$ が接続されている。ここで、スイッチ $Sw a 1$ と $Sw a 2$ 、及び、スイッチ $Sw b 1$ と $Sw b 2$ は、それぞれ一方がON状態のとき他方がOFF状態となるように動作を行い、同時にON状態となることはない。

スイッチSwa1～Swb2の動作タイミングについては後述する。また、アンプAmp1、Amp2の出力端子は、反転入力端子(－)に接続されて負帰還ループを構成し、非反転入力端子(＋)にはスイッチSwa1及びS/HコンデンサC1、又は、スイッチSwa2及びS/HコンデンサC2が接続されている。

【0006】次に、このような構成を有する信号ドライバの動作について、図9のタイミングチャートを参照して説明する。まず、リセット信号RESETにより全てのスイッチSwa1～Swb2がリセットされた後、外部から供給され、水平同期信号(1H)に同期する制御信号INHに基づいて、スイッチSwa1～Swb2のON/OFF動作が制御される。制御信号INHの最初の立ち上がりから2番目の立ち上がりまでのサイクル1の期間中に、スイッチSwa1がON、スイッチSwb1がOFFすると、画像信号の電荷がスイッチSwa1を介してS/HコンデンサC1に蓄積される。一方、このときスイッチSwa2はOFF、スイッチSwb2はON状態にあるため、S/HコンデンサC2に蓄積されていた電荷に応じた信号電圧がアンプAmp2により所定の増幅処理を施されてスイッチSwb2を介して信号ライン20aに出力される。

【0007】次に、制御信号INHの2番目の立ち上がりから3番目の立ち上がりまでのサイクル2の期間中に、スイッチSwa1がOFF、スイッチSwb1がONすると、サイクル1においてS/HコンデンサC1に蓄積された電荷に応じた信号電圧がアンプAmp1により増幅されてスイッチSwb1を介して信号ライン20aに出力される。一方、スイッチSwa2はON、スイッチSwb2はOFF状態にあるため、画像信号の電荷がスイッチSwa2を介してS/HコンデンサC2に蓄積される。続いて、サイクル3の期間では、上述したサイクル1と同様に、画像信号の電荷がスイッチSwa1を介してS/HコンデンサC1に蓄積され、サイクル2においてS/HコンデンサC2に蓄積された電荷に応じた信号電圧がアンプAmp2により増幅されてスイッチSwb2を介して信号ライン20aに出力される。このようにして、信号ドライバは、R、G、Bの各表示信号から構成される画像信号を2系統のサンプルホールド回路及びアンプ回路により、交互に取り込み、増幅してドライバ出力として信号ライン20aに出力し、液晶表示パネルの各液晶画素に信号電圧を印加して、画像信号に応じた表示出力を行う。

【0008】

【発明が解決しようとする課題】上述したように、信号ドライバの出力回路部には、液晶表示パネルの信号ライン1本当たり2組のS/Hコンデンサとアンプとスイッチからなる経路を有し、画像信号のサンプリング動作とホールドデータ(S/HコンデンサC2に蓄積された電荷)の出力動作を交互に行う構成となっていた。そのた

め、各信号ライン毎にアンプ回路が2個必要となり、高精細化に伴う信号ライン数の増加に伴って、信号ドライバの回路規模が増大し、チップサイズが大型化するとともに、消費電力の増加を招くという問題を有していた。

【0009】このような問題に対して、アンプの設置数を半減した信号ドライバの構成が特開平10-268840号公報に記載されている。この構成は、図10に示すように、サンプルホールド回路が、直列接続されたスイッチSwa1とSwb1の接続点にS/HコンデンサC1が接続された第1経路と、直列接続されたスイッチSwa2とSwb2の接続点にS/HコンデンサC2が接続された第2の経路とを有し、これら2系統のサンプルホールド回路に対して、単一のアンプAmpが共通に接続されている。そして、S/HコンデンサC1及びC2と、アンプAmpは、制御信号INHに基づいて交互に接続されて、蓄積された電荷に応じた信号電圧が増幅されて信号ラインに出力される。なお、この信号ドライバは、上述した図8の構成と同等のタイミングでサンプリング動作及びホールドデータ出力動作を行う。

【0010】このような回路構成によれば、上述したチップサイズや消費電力の問題を解決することはできるが、以下のような問題を有している。すなわち、アンプの入力端子部分には、入力容量Ciが存在するため、2系統のサンプルホールド回路から所定のタイミングで蓄積電荷に応じた信号電圧が交互に出力されると、前回の入力時の信号電圧により入力容量Ciに電荷が蓄積され、次の信号電圧の入力時に入力容量Ciに蓄積されている電荷分が付加されて増幅されるため、アンプから適切な出力電圧が得られず、表示画質の劣化を招くという問題を有している。

【0011】そこで、本発明は、液晶駆動装置を搭載したチップサイズの縮小や消費電力の低減を図りつつ、適切な出力電圧を信号ラインに印加して、表示画質の向上を図ることができる液晶駆動装置を提供することを目的とする。

【0012】

【課題を解決するための手段】請求項1記載の液晶駆動装置は、液晶表示パネルを構成する液晶画素に接続された信号ラインに、画像信号に基づいて駆動信号を生成、出力する信号ドライバを有する液晶駆動装置において、前記信号ドライバの出力回路は、第1及び第2の経路に設けられた電荷蓄積部に、所定の周期で交互に前記画像信号を蓄積、出力する2系統のサンプルホールド回路と、前記サンプルホールド回路の前記第1及び第2の経路から交互に出力される信号電圧を所定の増幅率で増幅し、前記信号ラインに出力するアンプ回路と、前記サンプルホールド回路の第1及び第2の経路から出力される信号電圧の切り替わりタイミングに同期して、前記アンプ回路の入力電位を初期化するプリチャージ回路と、を備えたことを特徴とする。請求項2記載の液晶駆動装置

は、請求項1記載の液晶駆動装置において、前記プリチャージ回路は、前記第1及び第2の経路から出力される信号電圧の前記アンプ回路への入力に先立って、前記アンプ回路の入力電位を前記出力回路の電源電位の $1/2$ に初期化することを特徴とする。

【0013】請求項3記載の液晶駆動装置は、請求項1記載の液晶駆動装置において、前記プリチャージ回路は、前記第1及び第2の経路から出力される信号電圧の前記アンプ回路への入力に先立って、前記アンプ回路の入力電位を接地電位に初期化し、前記アンプ回路は、前記信号ラインへの出力電圧が、前記第1及び第2の経路から出力される信号電圧と等しくなるように、前記増幅率が設定されていることを特徴とする。すなわち、本発明は、2系統のサンプルホールド回路から交互に出力される信号電圧を1つのアンプ回路により増幅する構成において、アンプ回路に入力された前回の信号電圧による残留電荷をプリチャージ回路により初期化して、アンプ回路から出力される電圧に残留電荷が影響しないように構成したことを特徴としている。

【0014】

【発明の実施の形態】以下、本発明に係る液晶駆動装置の実施の形態について、図面を参照しながら説明する。＜第1の実施形態＞図1は、本発明に係る液晶駆動装置の第1の実施形態を示す回路構成図である。ここでは、2ラッチ方式のサンプルホールド回路を有する信号ドライバの出力回路部を示す。なお、出力回路部は、各信号ライン毎に設けられるものであるが、それぞれ同一の構成を有しているため、一出力回路についてのみ説明する。図1において、信号ドライバの出力回路部は、2系統のサンプルホールド回路と、単一のアンプ回路により構成されている。

【0015】すなわち、サンプルホールド回路の第1の経路は、スイッチSwa1とスイッチSwb1を直列に接続して構成され、スイッチSwa1とスイッチSwb1の接続点には、他端側が低電位電源Vssに接続されたS/HコンデンサC1が接続されている。一方、サンプルホールド回路の第2の経路は、スイッチSwa2とスイッチSwb2を直列に接続して構成され、スイッチSwa2とスイッチSwb2の接続点には、他端側が低電位電源Vssに接続されたS/HコンデンサC2が接続されている。また、アンプAmpは、増幅率（アンプゲイン）が1の信号増幅器であって、非反転入力端子（+）には、サンプルホールド回路の第1及び第2の経路のスイッチSwb1、Swb2が共通に接続され、アンプAmpの出力端子は、反転入力端子（-）に接続されて負帰還ループを構成している。そして、アンプAmpの非反転入力端子（+）の入力端子には、一端がプリチャージ電圧Vpに接続されたプリチャージスイッチSwcが設けられているとともに、上述したように、入力端子部分には入力容量Ciが存在している。なお、信号

ドライバから出力される信号電圧は、従来技術の場合と同様に、信号ラインを介して液晶画素に印加されるが、その詳しい構成については説明を省略する。

【0016】次に、上述した液晶駆動装置における動作について、図面を参照して説明する。図2は、上述した信号ドライバの出力回路部に設けられた各スイッチの動作を示すタイミングチャートであり、図3は、スイッチ動作に伴うアンプの出力電圧の変化を示す図である。ここで、基本的な動作は、上述した従来技術同等であるので、本実施形態の特徴であるスイッチSwcの動作及びアンプAmpの出力電圧について詳しく説明する。まず、リセット信号RESETにより全てのスイッチSwa1～Swb2がリセットされた後、水平同期信号（1H）に同期する外部からの制御信号INHに基づいて、スイッチSwa1～Swb2、及び、プリチャージスイッチSwcのON/OFF動作が制御される。

（サイクル1）制御信号INHの最初の立ち上がりから立ち下がりまでの1パルス期間において、全てのスイッチSwa1～Swb2がOFFして第1及び第2の経路が遮断されるとともに、プリチャージスイッチSwcがONし、プリチャージ電圧VpがアンプAmpの入力端子に印加される。これによって、アンプAmpの入力端子部分に存在する入力容量Ciに、プリチャージ電圧Vpに相当する電荷q(Vp)が蓄積される。そのため、アンプAmpの出力電圧は、プリチャージスイッチSwcのON期間中にプリチャージ電圧Vpと同等の電位に達する。

【0017】そして、制御信号INHの立ち下がり後（プリチャージスイッチSwcがOFFした後）、制御信号INHの2番目の立ち上がりまでの期間において、スイッチSwa1がON、スイッチSwa2がOFF、スイッチSwb1がOFF、スイッチSwb2がONすると、画像信号の電荷がスイッチSwa1を介してS/HコンデンサC1に蓄積されるとともに、S/HコンデンサC2に蓄積されていた電荷に応じた信号電圧がアンプAmpに入力される。ここで、アンプAmpの入力端子に存在する入力容量Ciには、プリチャージ電圧Vpに相当する電荷q(Vp)が蓄積されているため、このプリチャージ電圧Vpと、S/HコンデンサC2に蓄積されていた電荷q(C2)に相当する信号電圧（ホールド電圧）との差分 $|q(Vp) - q(C2)|$ の電荷が、アンプAmpの入力端子の電位に加減算されて（図3では加算）印加され、それに応じた出力電圧がドライバ出力として信号ラインに出力される。

【0018】（サイクル2）次に、制御信号INHの2番目のパルス期間において、再び全てのスイッチSwa1～Swb2がOFFして第1及び第2の経路が遮断されるとともに、プリチャージスイッチSwcがONし、アンプAmpの入力端子は、プリチャージ電圧Vpにプリチャージ（初期化）されて、アンプAmpの出力電圧

は、プリチャージ電圧 $V_p$ と同等の電位に達する。そして、2番目の制御信号INHの立ち下がり後、3番目の制御信号INHの立ち上がりまでの期間において、スイッチSwa1がOFF、スイッチSwa2がON、スイッチSwb1がON、スイッチSwb2がOFFすると、画像信号の電荷がスイッチSwa2を介してS/HコンデンサC2に蓄積されるとともに、(サイクル1において)S/HコンデンサC1に蓄積されていた電荷に応じた信号電圧がアンプAmpに入力され、プリチャージ電圧 $V_p$ と、S/HコンデンサC2による信号電圧(ホールド電圧)との差分が、アンプAmpの入力端子の電位に加減算されて(図3では減算)印加され、それに応じた出力電圧がドライバ出力として信号ラインに出力される。

【0019】(サイクル3)続いて、サイクル3においては、上述したサイクル1と同様に、画像信号がスイッチSwa1を介してS/HコンデンサC1に蓄積され、サイクル2においてS/HコンデンサC2に蓄積された電荷に応じた信号電圧と、プリチャージ電圧 $V_p$ との差分がアンプAmpの入力端子に加減算されて印加される。このようにして、信号ドライバは、R、G、Bの各表示信号から構成される画像信号を2系統のサンプルホールド回路により交互に取り込み、単一のアンプ回路に交互に出力して増幅することにより、液晶表示パネルの各液晶画素に画像信号に応じた信号電圧を印加して、表示出力を行う。したがって、本実施形態によれば、アンプAmpに付加される入力容量Ciをプリチャージして、予めプリチャージ電圧 $V_p$ に初期化することにより、前のサイクルにおいて入力容量Ciに蓄積された電荷の影響を打ち消すことができ、適切な出力電圧を出力することができる。

【0020】ここで、アンプAmpの入力容量Ciをプリチャージするプリチャージ電圧 $V_p$ と、アンプAmpの入出力信号特性について、図面を参照して説明する。図4は、プリチャージ電圧 $V_p$ とアンプAmpの入出力信号特性との関係を示す図である。まず、プリチャージ電圧 $V_p$ が、信号ドライバ(出力回路)に供給される動作の電源電圧Vddの場合について説明する。この場合、上述したタイミングチャート(図2)に示すように、制御信号INHに基づいてアンプAmpの入力容量Ciにプリチャージ電圧 $V_p (=Vdd)$ が充電される。一方、アンプAmpの入力端子に信号電圧を印加するS/HコンデンサC1、C2に充電されている電圧は、画像信号の信号電圧であって、通常、電源電圧Vddよりも低い値に設定されている。そのため、スイッチSwb1、Swb2のON動作によりS/HコンデンサC1、C2に充電されている電圧をアンプAmpの入力端子に印加しようとする、プリチャージ電圧Vddに充電された入力容量CiからS/HコンデンサC1、C2に電荷が流入し、S/HコンデンサC1、C2に充電

されていた信号電圧が上昇する。

【0021】すなわち、本来、アンプAmpに求められる入出力信号特性(増幅特性)は、図中点線の特性線で示すように、入力電圧と出力電圧が1:1になる関係であるのに対して、プリチャージ電圧 $V_p$ を電源電圧Vddに設定した場合、電圧VddとS/HコンデンサC1、C2に蓄積された信号電圧との電圧の差分だけ、アンプAmpの入力端子の電位が上昇してしまい、その結果、信号ラインに出力される出力電圧が、本来の信号電圧よりも高くなって(図中一点鎖線で表示)、適切な表示出力が行われなくなる。そこで、本実施形態においては、プリチャージ電圧 $V_p$ を電源電圧Vddの半分( $Vdd/2$ )に設定することにより、図中一点鎖線で示した特性線が下方に平行移動し(図中実線で表示)、アンプAmpの入力端子に印加される信号電圧の振幅の中心( $Vdd/2$ )で、入出力信号電圧の関係が1:1となる。

【0022】このようなプリチャージ電圧 $V_p$ の設定によれば、入力電圧が $Vdd/2$ の近傍でのみ、入出力信号電圧の関係が1:1となり、その前後では求められる特性からずれることになるが、電圧 $Vdd/2$ を中心として、特性線のずれが上下均等に生じることになるので、出力回路の機能上問題はない。すなわち、一般に、画像信号から取り出される(サンプリングされる)信号電圧は、ノイズ等の混入を防止するために、高電源電位(Vdd)及び低電源電位(0V)付近の電圧を避けるように設定されるため、信号ラインには信号電圧に応じた出力電圧が出力されることになる。したがって、プリチャージ電圧 $V_p$ を電源電圧Vddの半分( $Vdd/2$ )に設定することにより、信号電圧に対応した電圧がアンプAmpの入力端子に印加されるとともに、信号電圧に応じた出力電圧が信号ラインに出力されるため、表示画質の劣化を招くことなく、良好な表示出力を行うことができる。なお、本実施形態においては、プリチャージ電圧 $V_p$ を電源電圧Vddの1/2として、アンプAmpの入力容量Ciを初期化する場合について説明したが、本発明はこれに限定されるものではなく、アンプAmpの入出力信号特性を1:1、あるいは、概ね1:1になるような特性を示すように電圧設定するものであれば、他の電圧であっても良いことは言うまでもない。

【0023】<第2の実施形態>次に、本発明に係る液晶駆動装置の第2の実施形態について、図面を参照して説明する。図5は、本発明に係る液晶駆動装置の第2の実施形態を示す回路構成図である。ここで、第1の実施形態と同等の構成については、同一の符号を付して、その説明を省略する。図5に示すように、本実施形態においては、第1の実施形態に示した回路構成において、プリチャージ電圧 $V_p$ を、信号ドライバの低電位電源である接地電位Vss(=0V)に設定するとともに、アンプAmpの増幅率(アンプゲイン)を1以上に設定した

ことを特徴とする。

【0024】次に、このような液晶駆動装置における動作について、図面を参照して説明する。図6は、本実施形態におけるプリチャージ電圧 $V_p$ とアンプAmpの入出力信号特性との関係を示す図である。本実施形態における動作は、上述したタイミングチャート(図2)に示すように、制御信号INHに基づいてアンプAmpの入力容量Ciに蓄積された電荷が、接地電位 $V_{ss}$ に完全に放電され、アンプAmpの入力端子の電圧を $V_{ss}$ にプリチャージ(初期化)する。一方、アンプAmpの入力端子に信号電圧を印加するS/HコンデンサC1、C2に充電されている電圧は、通常、接地電位 $V_{ss}$ よりも高い値に設定されている。そのため、スイッチSwb1、Swb2のON動作によりS/HコンデンサC1、C2に充電されている電圧をアンプAmpの入力端子に印加しようとする、S/HコンデンサC1、C2から接地電位にプリチャージされた入力容量Ciに電荷が流入することになり、S/HコンデンサC1、C2に充電されていた信号電圧が下降する。

【0025】すなわち、本来、アンプAmpに求められる入出力信号特性は、図中点線の特性線で示すように、入力電圧と出力電圧が1:1になる関係であるのに対して、プリチャージ電圧 $V_p$ を接地電位 $V_{ss}$ に設定した場合、S/HコンデンサC1、C2に蓄積された信号電圧により入力容量Ciを充電した後の下降した電圧が、アンプAmpの入力端子の電位となる。その結果、信号ラインに出力される出力電圧が、本来の信号電圧よりも低くなって(図中一点鎖線で表示)、適切な表示出力が行われなくなる。ここで、アンプAmpの増幅率は、従来あるいは第1の実施形態の構成と同様に、1であるものとする。そこで、本実施形態においては、アンプAmpの増幅率を、1以上に設定することにより、入出力信号電圧の関係が1:1になるように補正する。すなわち、アンプAmpの増幅率の調整は、入出力信号電圧の関係を示す特性線の傾きを変更することであるため、増幅率を1以上に設定することにより、特性線の傾き大きくして、出力電圧の下降幅が大きい電圧Vdd側を上昇させて、本来の特性線に近似する入出力信号電圧の関係(図中実線で表示)を得ることができる。

【0026】このようなプリチャージ電圧 $V_p$ 及びアンプAmpの増幅率の設定によれば、入出力信号電圧の関係が1:1となり、信号電圧に対応した電圧がアンプAmpの出力電圧として信号ラインに出力されるため、表示画質の劣化を招くことなく、良好な表示出力を行うことができる。なお、本実施形態においては、プリチャージ電圧 $V_p$ を接地電位 $V_{ss}$ (0V)としてアンプAmpの入力容量Ciを初期化し、かつ、アンプ回路の増幅率を1以上に設定する場合について説明したが、本発明はこれに限定されるものではなく、アンプの入出力信号特性を1:1、あるいは、概ね1:1になるような特性

を示すように電圧及び増幅率を設定するものであれば、他の構成であっても良いことは言うまでもない。

【0027】

【発明の効果】請求項1記載の発明によれば、液晶駆動装置に適用される信号ドライバの出力回路に、所定の周期で交互に画像信号を蓄積、出力する2系統のサンプルホールド回路と、サンプルホールド回路から交互に出力される信号電圧を増幅して信号ラインに出力する単一のアンプ回路と、サンプルホールド回路から出力される信号電圧の切り替わりタイミングに同期して、アンプ回路の入力電位を初期化するプリチャージ回路と、を備えたことにより、アンプ回路の入力端子部分に存在する入力容量を予め所定のプリチャージ電圧に初期化することができるため、前に入力容量に蓄積された電荷の影響を打ち消して、適切な出力電圧を出力することができる。また、2系統のサンプルホールド回路から出力される信号電圧を単一のアンプ回路により増幅、出力することにより、信号ライン1本に対してアンプ回路を1個備えるだけでよいので、回路規模の縮小を図りチップサイズの小型化を促進することができるとともに、アンプによる消費電力を半減することができる。

【0028】請求項2記載の発明によれば、プリチャージ回路は、サンプルホールド回路から出力される信号電圧のアンプ回路への入力に先立って、アンプ回路の入力電位を出力回路の電源電位の1/2に初期化することにより、信号電圧に対応した電圧がアンプ回路の入力端子に印加されるとともに、信号電圧に応じた出力電圧が信号ラインに出力されるため、表示画質の劣化を招くことなく、良好な表示出力を行うことができる。請求項3記載の発明によれば、プリチャージ回路は、サンプルホールド回路から出力される信号電圧のアンプ回路への入力に先立って、アンプ回路の入力電位を接地電位に初期化するとともに、アンプ回路は、入出力信号特性が1:1になるように増幅率を設定されていることにより、信号電圧に対応した電圧がアンプ回路の出力電圧として信号ラインに出力されるため、表示画質の劣化を招くことなく、良好な表示出力を行うことができる。

【図面の簡単な説明】

【図1】第1の実施形態に係る液晶駆動装置を示す回路構成図である。

【図2】信号ドライバの出力回路部に設けられた各スイッチの動作を示すタイミングチャートである。

【図3】スイッチ動作に伴うアンプの出力電圧の変化を示す図である。

【図4】第1の実施形態におけるプリチャージ電圧 $V_p$ とアンプAmpの入出力信号特性との関係を示す図である。

【図5】第2の実施形態に係る液晶駆動装置を示す回路構成図である。

【図6】第2の実施形態におけるプリチャージ電圧 $V_p$

とアンプAmpの入出力信号特性との関係を示す図である。

【図7】従来採用されてきた液晶表示装置の概略構成図である。

【図8】2ラッチ方式のサンプルホールド回路を有する信号ドライバの出力回路部を示す回路構成図である。

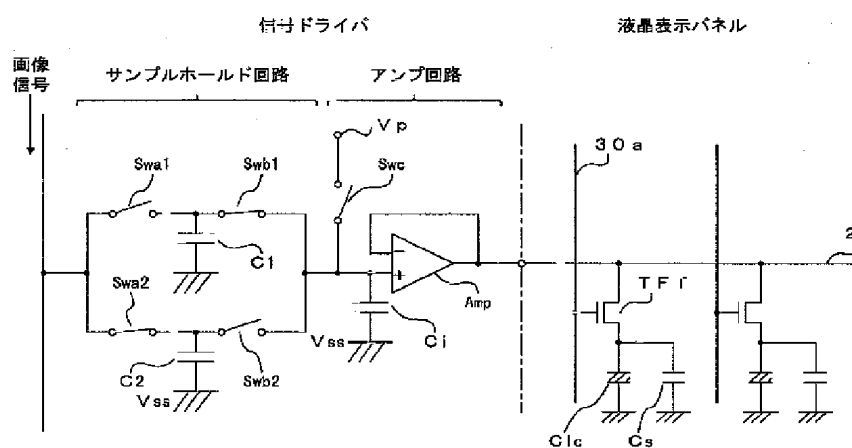
【図9】信号ドライバの動作を示すタイミングチャートである。

【図10】液晶表示装置の他の例を示す概略構成図である。

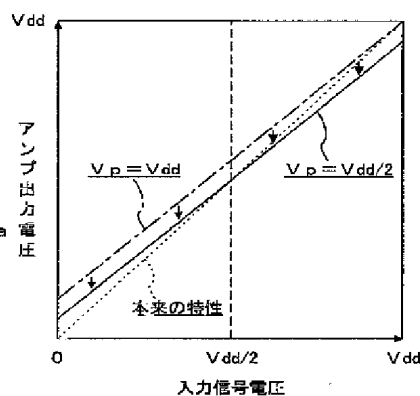
【符号の説明】

- 10 液晶表示パネル
- 20 信号ドライバ
- 20a 信号ライン
- 30 走査ドライバ
- 30a 走査ライン
- Sw a 1～Sw b 2 アナログスイッチ
- C 1、C 2 S/Hコンデンサ
- Sw c プリチャージスイッチ
- Amp ボルテージフォロワアンプ
- C i 入力容量

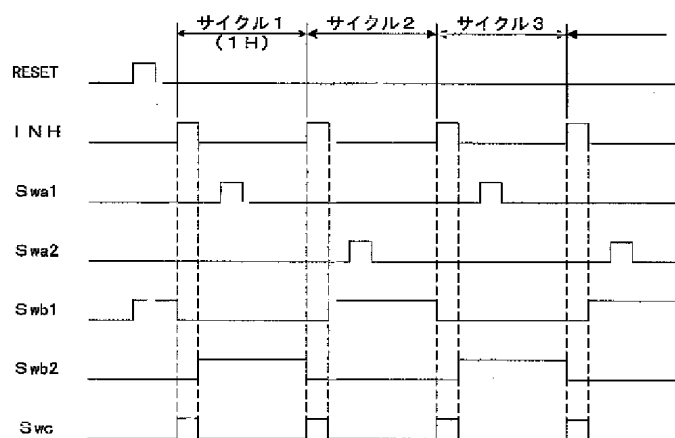
【図1】



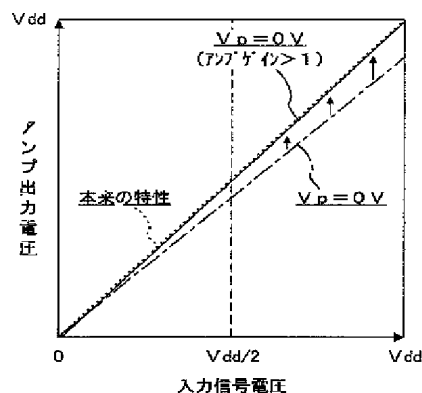
【図4】



【図2】

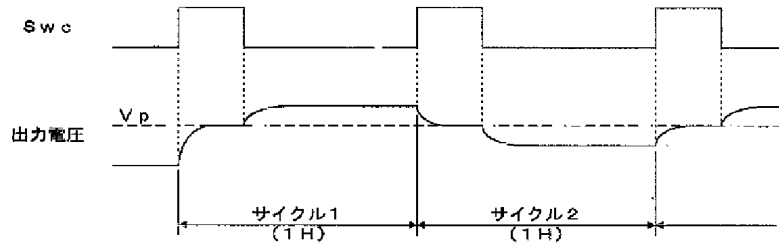


【図6】

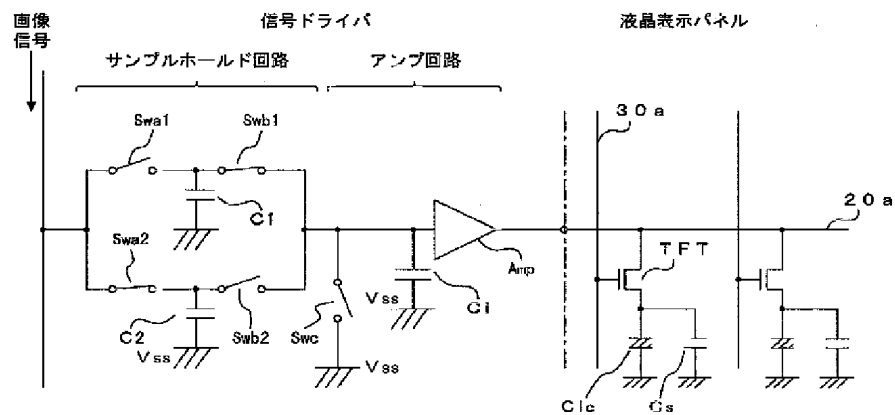




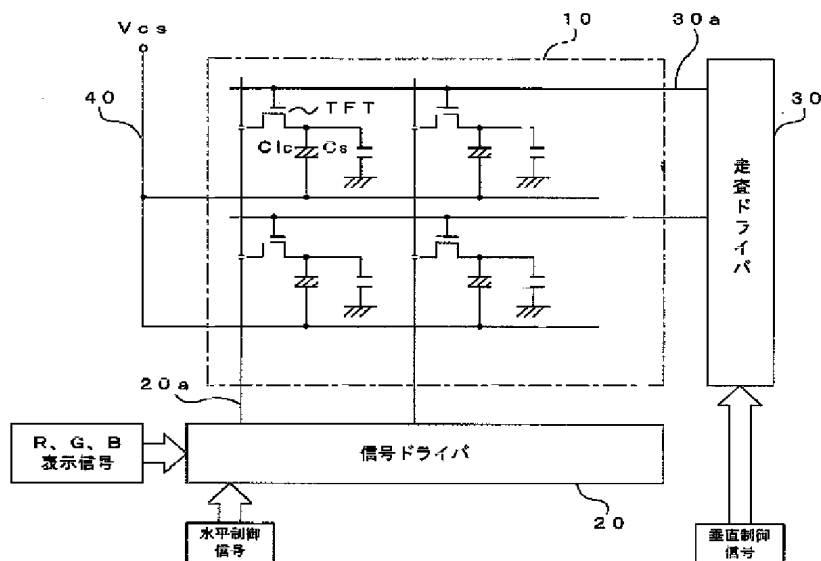
【図3】



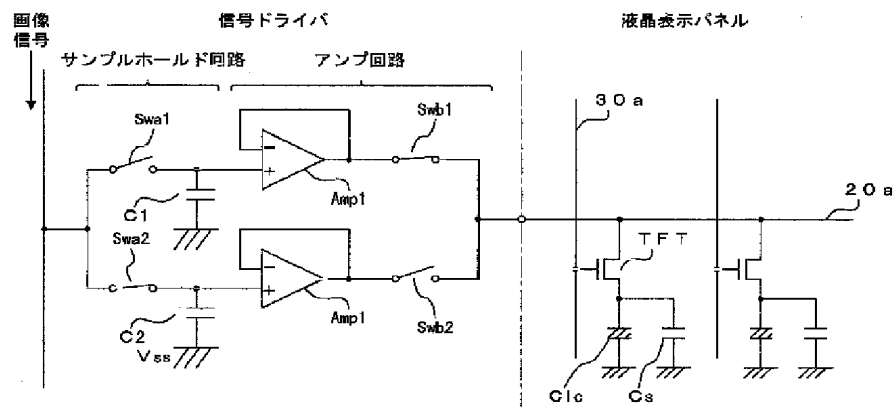
【図5】



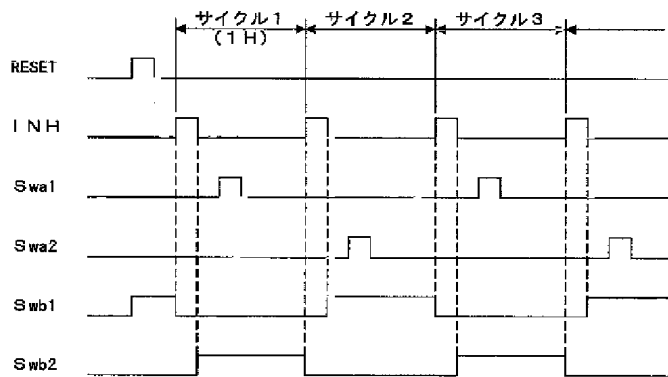
【図7】



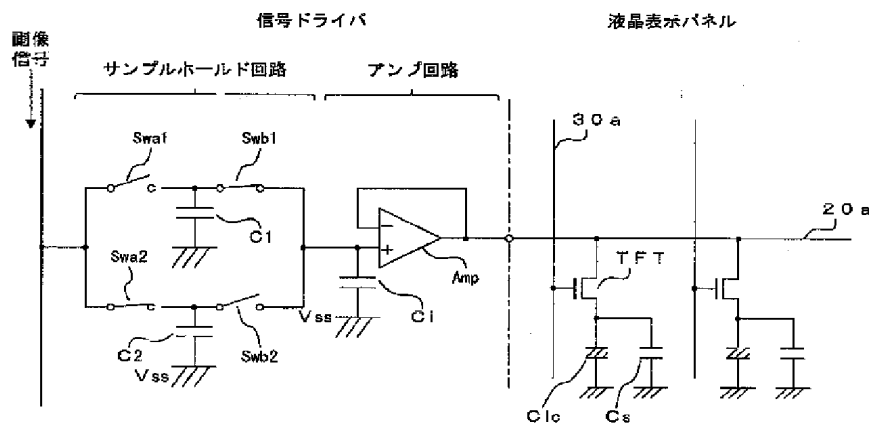
【図8】



【図9】



【図10】



フロントページの続き

F ターム(参考) 2H093 NA16 NC21 NC23 NC34 ND15  
ND39 ND50  
5C006 AA01 AA22 AF51 AF54 BB16  
BC03 BC12 BF04 BF11 BF25  
BF28 BF37 BF49 FA26 FA41  
FA47 GA03  
5C080 AA10 BB05 CC03 DD03 DD22  
DD26 EE30 FF11 JJ02 JJ03  
JJ04 JJ05  
5C094 AA02 AA15 AA22 AA53 AA54  
AA56 BA03 BA43 CA19 DA09  
DB01 EA04 EA05 EA10 FB14  
FB16 GA10